

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0070287
Application Number PATENT-2002-0070287

출원년월일 : 2002년 11월 13일
Date of Application NOV 13, 2002

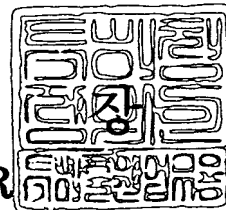
출원인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Institute



2003 년 01 월 08 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.11.13
【발명의 명칭】	적층형 가변 인덕터
【발명의 영문명칭】	Stacked Variable Inductor
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【성명】	신영무
【대리인코드】	9-1998-000265-6
【포괄위임등록번호】	2001-032061-5
【발명자】	
【성명의 국문표기】	김천수
【성명의 영문표기】	KIM,Cheon Soo
【주민등록번호】	590830-1671317
【우편번호】	305-755
【주소】	대전광역시 유성구 어은동 한빛아파트 118-905
【국적】	KR
【발명자】	
【성명의 국문표기】	박필재
【성명의 영문표기】	PARK,Pil Jae
【주민등록번호】	730811-1790112
【우편번호】	305-345
【주소】	대전광역시 유성구 신성동 126-13번지 43/2 303
【국적】	KR
【발명자】	
【성명의 국문표기】	박문양
【성명의 영문표기】	PARK,Mun Yang
【주민등록번호】	580918-1674616

【우편번호】	305-503
【주소】	대전광역시 유성구 송강동 200-4 한마을아파트 109동 105호
【국적】	KR
【발명자】	
【성명의 국문표기】	유현규
【성명의 영문표기】	YU,Hyun Kyu
【주민등록번호】	580731-1683118
【우편번호】	305-333
【주소】	대전광역시 유성구 어은동 한빛아파트 115-406
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 신영무 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	5 면 5,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	10 항 429,000 원
【합계】	463,000 원
【감면사유】	정부출연연구기관
【감면후 수수료】	231,500 원
【기술이전】	
【기술양도】	희망
【실시권 허여】	희망
【기술지도】	희망
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 반도체 기판상에 $M(M \geq 2)$ 개의 금속층을 적층하여 제조하는 적층형 가변 인덕터에 관한 것으로, 서로 다른 $N(N \leq M)$ 개의 금속층에 형성되어, 연속적으로 직렬 접속되어 있는 N 개의 인덕터와, N 개의 인덕터 중 최상층의 인덕터와 최하층의 인덕터 각각에 접속된 제 1 및 제 2 포트와, 적어도 하나의 스위칭 소자를 포함하여 구성하되, 적어도 하나의 스위칭 소자의 일단자는 포트 중 하나와 연결되고, 타단자는 N 개의 인덕터들 사이의 이웃하는 직렬 접속 단자들 중 하나에 연결되는 적층형 가변 인덕터를 제공한다.

【대표도】

도 4

【색인어】

RF CMOS 기술, 가변 인덕터, 적층형 가변 인덕터, 다층메탈

【명세서】**【발명의 명칭】**

적층형 가변 인덕터{Stacked Variable Inductor}

【도면의 간단한 설명】

도 1 내지 도 3은 종래 기술에 의한 적층형 인덕터를 도시한 도면들이다.

도 4는 본 발명의 제 1 실시예에 따른 집적형 가변 인덕터를 설명하기 위한 개념도이다.

도 5는 본 발명의 제 1 실시예에 따라서 CMOS기술을 이용하여 실제 기판상에 적용되는 일예를 도시한 단면도이다.

도 6a 및 도 6b는 본 발명의 제 1 실시예에 따른 적층형 가변 인덕터의 등가회로를 도시한 개념도들이다.

도 7은 발명의 제 2 실시예에 따른 집적형 가변 인덕터를 설명하기 위한 개념도이다.

도 8은 본 발명의 제 3 실시예인 서로 다른 3개의 층에 형성된 3개의 인덕터를 이용한 적층형 가변 인덕터를 설명하기 위한 개념도이다.

도 9a 내지 도 9d는 제 3 실시예에 의한 적층형 가변 인덕터의 다른 변형을 도시하고 있는 도면들이다.

도 10은 본 발명의 제 8 실시예에 따른 집적형 가변 인덕터를 설명하기 위한 개념도이다.

도 11 및 도 12는 본 발명의 다른 실시예에 따른 집적형 가변 인덕터로서 4층이상의 적층형 가변 인덕터의 예들을 설명하기 위한 개념도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<10> 본 발명은 적층형 가변 인덕터에 관한 것으로, 보다 상세하게는 다층의 금속층을 구비하는 CMOS 구조에서 서로 다른 2개 이상의 층에 형성된 인덕터와 스위칭소자를 이용하여 인덕턴스를 가변할 수 있도록 하는 것에 관한 것이다.

<11> 최근의 RF IC기술은 다양한 서비스(900MHz cellular, 1.5GHz GPS, 1.9 GHz PCS, 2.4 GHz Blue-tooth, 5.2GHz WLAN)를 수용하기 위해서, RF 블록이 점점 더 복잡해지고 있다. 이는 각 서비스의 캐리어 주파수가 다르므로 처리하기 위한 송/수신회로도 각각의 밴드에 따라서 달라질 것이 요구되기 때문이다. 캐리어 주파수가 다름에 따라서 송/수신회로가 달라지는 부분은 임피던스 정합회로(impedance matching circuit)가 대부분이다.

<12> 임피던스 정합회로는 주로 인덕터와 커패시터로 구성되는데 집적형 인덕터와 커패시터는 많이 사용되지만, 집적형 가변 인덕터는 사용되는 예가 거의 없다. 집적형 가변 인덕터와 커패시터가 가능해지면, 증폭기 회로에서 입/출력 임피던스를 여러가지 캐리어 주파수에 정합이 가능하므로, 증폭기 하나로 이중 또는 다중 밴드의 신호 처리가 가능하므로 송/수신단을 간단히 구성할 수 있는 이점이 있다.

<13> 이하, 첨부한 도면들을 참조하여 종래기술에 의해 구현된 인덕터들을 설명한다.

- <14> 먼저, 도 1을 참조하여 종래 기술에 의한 적층형 인덕터를 설명한다. 포트 1과 포트 2에 접속되며 코일 형태로 감긴 금속배선(111,112,113)이 인덕터를 형성한다. 이와 같이 다층배선 기술을 이용한 적층형 인덕터는 큰 인덕턴스를 가지면서 면적을 줄이기 위해서 작은 면적의 인덕터(111, 112, 113)을 직렬로 연결하여 적층구조를 사용하고 있다.
- <15> 그러나 이러한 적층형 인덕터의 단점은, 적층된 인덕터들 사이의 기생 커패시턴스로 인하여 공진 주파수(f_{res})가 0.9~1.8 GHz 정도로 낮아서 그 이상의 주파수에는 사용이 불가능하고, 가변하여 사용하는 것이 불가능한 단점이 있다.
- <16> 다음으로, 도 2에 도시하고 있는 바와 같이, 종래 기술의 인덕터로는 일평면상에 형성되는 DC 바이어스용 인덕터가 있다. 이와 같은 방식은 단일층으로 형성되어 있어 넓은 면적을 차지하며, 가변하여 사용하는 것이 불가능한 단점이 있다
- <17> 도 3은 종래 기술의 가변형 액티브 인덕터를 도시하고 있다. 종래에는 집적형 가변 인덕터 기술은 액티브(active)인덕터가 대부분이었는데, 이는 도 3과 같이 등가적으로 인덕터와 동일한 구성을 가짐으로써 인덕턴스를 가변할 수 있는 특징이 있다. 이와 같은 방법은 높은 인덕터 충실도(Quality factor)를 가지는 이점이 있다. 그러나, 부가적인 전력소모가 있고, 1~2 GHz 이상의 주파수에 사용하기가 어려운 단점을 가지고 있다.
- <18> 따라서, 지금까지 발표된 가변형인덕터 중에서 다층메탈 CMOS기술과 스위치를 이용한 가변형 인덕터의 예는 전무한 상태이다.

【발명이 이루고자 하는 기술적 과제】

- <19> 따라서, 본 발명의 목적은 새로운 유형의 적층형 가변 인덕터를 제시하고자 함이다.
- <20> 본 발명의 다른 목적은 다양한 가변 인덕턴스를 구현하는 프로그래머블 적층형 인덕터를 제공하는 것이다.
- <21> 본 발명의 또다른 목적은 적층형 인덕터와 스위칭 소자를 이용하여 인덕턴스를 가변할 수 있도록 하여 정합회로에 적용시 이중밴드 혹은 다중밴드용 RF IC의 칩면적을 줄일 수 있도록 하는 것이다.
- <22> 본 발명의 또다른 목적은 평판형으로 설계하는 경우에 비해 동일한 인덕턴스를 가지면서도 면적을 줄일 수 있도록 하는 것이다.

【발명의 구성 및 작용】

- <23> 상술한 문제점을 해결하기 위해 안출된 것으로서, 본 발명은 반도체 기판상에 $M(M \geq 2)$ 개의 금속층을 적층하여 제조하는 적층형 가변 인덕터에 있어서, 서로 다른 $N(N \geq M)$ 개의 금속층에 형성되어, 연속적으로 직렬 접속되어 있는 제 1 내지 제 N 인덕터와, 제 1 내지 제 N 인덕터 중 최상층의 인덕터와 최하층의 인덕터 각각에 접속된 제 1 및 제 2 포트와, 적어도 하나의 스위칭 소자를 포함하여 구성되되, 적어도 하나의 스위칭 소자의 일단자는 포트 중 하나와 연결되고, 타단자는 제 1 내지 제 N 인덕터 사이의 이웃하는 직렬 접속 단자들 중 하나에 연결되는 적층형 가변 인덕터를 제공한다.

- <24> 한편, 본 발명은 CMOS기술에서 사용중인 다층 이상의 다층배선 기술에서 주로 이용 가능하고, 적층된 금속층은 CMOS 기술을 이용하여 적층하고, 바람직한 스위칭 소자는 MOSFET이다.
- <25> 또한, 제 1 내지 제 N 인덕터 중 적어도 어느 2개의 인덕터의 권수를 서로 각각 다르게 구성할 수도 있고, 적층형 가변 인덕터의 인덕턴스의 가변은 스위칭 소자의 ON/OFF를 통하여 구현될 수 있다.
- <26> 한편, 제 1 내지 제 N 인덕터의 권수 각각은 기판하부에서 상부 방향으로 점차로 감소하거나, 점차로 증가시키도록 구성하는 방식을 통해서 더욱 효과적인 가변특성을 구현하는 것도 가능할 수 있다.
- <27> 이와 같은 적층형 가변 인덕터는 900MHz, 1.5GHz, 1.9 GHz, 2.4 GHz 및 5.2GHz 중 적어도 2개의 밴드를 포함하는 다중밴드용으로 활용가능하고, 특히 2GHz 이상의 동작 주파수에서 동작가능하다.
- <28> 이하, 본 발명의 바람직한 실시예들을 첨부한 도면들을 참조하여 상세히 설명한다. 그러나, 본 발명의 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되어지는 것으로 해석되어져서는 안된다. 본 발명의 실시예들은 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되어지는 것이다.

<29> (실시예 1)

- <30> 이하, 도 4 내지 도 5을 참조하여 본 발명의 제 1 실시예에 따른 집적형 가변 인덕터를 상세히 설명한다. 도 4는 제 1 실시예에 따른 집적형 가변 인덕터를 설명하기 위한 개념도이고, 도 5는 제 1 실시예에 따라서 CMOS기술을 이용하여 실제 기판상에 적용되는 일예의 단면도이다.
- <31> 도 4를 참조하면, CMOS기술을 이용한 적층형 상부 및 하부 인덕터(L1 및 L2) 사이에 스위칭소자(6)를 연결하여 ON/OFF시에 다른 값의 인덕턴스를 가지도록 구현함으로써, 1개의 적층형 인덕터로 가변 인덕터를 구현할 수 있다. 상부 및 하부 인덕터(L1 및 L2) 각각의 일단자는 포트1 또는 2(PORT1, 2)에 접속되고, 타단자는 컨택(7,8,9)에 의해 서로 접속되어 있다. 또한, 스위칭 소자(6)는 인덕터(L2)와 병렬 접속되어 있다.
- <32> 도 5는 실제 기판상에 형성된 적층형 가변 인덕터의 일예를 도시하고 있다. 일반적인 CMOS 등의 반도체 공정 중에 절연층과 금속층의 적층형 구조로 이루어진 적층형 가변 인덕터가 형성되어 있다. 도 5에서는 총 6개의 금속층(1,2,3,4,5 및 6a)이 형성되어 있고 스위칭 소자(6a)는 다른 층에 형성되어 있다. 또한, 연속하는 금속층은 컨택(7,8,9,10,11 및 12)에 의해서 서로 접속되어 있다. 다만, 본 실시예에서는 6개의 금속층들로 구성된 경우를 예로 들어 설명하였지만, 이 개수가 변할 수 있음은 당연하다. 또한, 스위칭 소자(6)가 금속층들과 다른 층에 형성되어 있는 것으로 도시하고 있으나, 예를 들어 금속층(6a)를 스위칭 소자(6)의 일전극으로 형성하는 등 다양한 변형이 가능함은 물론이다.
- <33> 본 실시예에서는 하부 인덕터(L2)는 기판쪽으로부터 3번째 금속층(4)에 형성되고, 상부 인덕터(L1)는 6번째 금속층(1)에 형성되어 있다. 또한, 상술한 인덕터 중 하나와 스위칭 소자(6)는 병렬접속 되어 있다. 스위칭 소자(6)는 사용되는 기판, 적용되는 디바이

스의 종류 등의 다른 구조들과의 관계에 따라서 다양한 종류의 스위칭 소자가 이용될 수 있으며, 예컨대 CMOS 공정을 적용하는 경우 MOSFET 소자를 사용할 수 있다. MOSFET 소자의 소오스/드레인 전극 중 하나는 하부 인덕터(L2)의 일단자에 접속되고, 타단자는 상부 인덕터(L1)와 하부 인덕터(L2) 사이에 접속된다. 또한, 각 금속층은 도 5에 도시하고 있는 바와 같이 컨택 전극들(7,8,9,10,11 및 12)에 의해 서로 접속된다. 절연층, 금속층 등의 각 층의 선평과 두께 등은 필요에 따라 가변하여 적용할 수 있으며, 금속층의 두께는 예를 들어 수천 Å 정도로 형성할 수 있다.

<34> 다음으로, 상기 적층형 가변 인덕터의 동작회로를 도시한 도 6a 및 도 6b를 참조하여 본 실시예의 동작을 설명한다.

<35> 도 6a는 MOSFET 소자(6)가 턴온된 상태의 동작회로도이며, 도 6b는 MOSFET 소자(6)가 턴오프된 상태의 동작회로도이다. MOSFET 소자(6)가 턴온되면 저항(R_{on})으로 작용하고, MOSFET 소자(6)가 턴오프되면 커패시터(C_{off})로 작용한다. 따라서, MOSFET 소자(6)가 턴온되는 경우와 턴오프되는 경우 전체 인덕턴스가 가변된다. 트랜지스터가 ON 상태 일때, 트랜지스터가 이상적인 스위치이면 전체 인덕턴스는 L1의 인덕턴스 값을 가지나, 실체는 트랜지스터의 저항(R_{on})이 존재하고 따라서, 인덕턴스(L2)도 어느정도 전체 인덕턴스에 기여하게 된다. 또한, 필요에 따라서는 MOSFET 소자(6)의 직선영역을 이용하여 턴온시의 저항보다는 다소 큰 저항을 가지고, 턴오프시의 저항 보다는 작은 저항을 갖는 임의의 영역을 이용하는 것도 가능하다(이 경우, MOSFET(6)소자의 게이트 전극의 전압 레벨을 조절하여야 한다). 다만, 이하에서는 설명의 편의를 위해서 ON/OFF만으로 인덕턴스를 조절하는 경우에 대해서만 설명한다.

- <36> 한편, 임의의 사용 주파수에서 MOSFET 소자(6)가 ON상태인 경우의 ON 임피던스(주성분은 R_{on})는 인덕터(L2)의 임피던스에 비해서 작아야 원하는 동작 특성을 얻을 수 있다. 만약, MOSFET 소자(6)의 ON상태의 임피던스(주성분은 R_{on})가 인덕터 L2의 임피던스에 비해서 같거나, 큰 경우이면 원하는 가변 인덕터 특성을 얻는 것이 다소 불리할 수 있다. MOEFET소자(6)는 R_{on} 저항이 비교적 크고, 소오스/드레인 사이의 기생용량이 다른 소자에 비해 커지면, 고주파 영역에서 스위치로의 사용이 제한될 수 있다. 그러나, MOSFET 소자(6)의 치수가 0.18, 0.15 및 0.13 μm 등으로 축소(scale-down)되는 추세이므로, R_{on} 저항도 점차 줄어들고 있어 더욱 고주파에도 적용이 가능해지고 있다.
- <37> MOSFET 소자(6)가 OFF상태일 때는, 인덕터(L2)와 병렬로 접속된 MOSFET 소자(6)는 소오스/드레인 전극 사이의 커패시턴스(C_{off})가 병렬로 연결된 회로로 동작한다. 이 경우, MOSFET 소자(6)가 OFF상태일 때의 임피던스(주성분은 C_{off})가 인덕터 L2의 임피던스에 비해서 훨씬 큰 것이 원하는 동작 특성을 얻기에 바람직할 수 있다. 이를 위해서는 가능한 작은 채널 폭이 좁은 소자를 사용하므로써 C_{off} 를 최소화 할 수 있다.
- <38> 본 실시예를 실제 적용함에 있어서는 각 인덕터들의 권수, 인덕터 배선의 선폭 및 두께, 스위칭 소자의 ON/OFF시의 저항, 동작 주파수, 소오스/드레인 커패시턴스, 금속배선의 선폭 및 저항, 콘택 전극의 저항 등의 요인들을 고려하여야 한다.
- <39> 본 실시예에 의한 다층배선 적층형 인덕터는 작은 면적으로 큰 인덕턴스를 얻기 위해서 CMOS기술로 적층형 인덕터를 설계할 경우, 5~7 권수의 인덕터를 2층 혹은 3층으로 적층하면, 40 ~ 100 nH의 큰 인덕턴스를 얻을 수 있고, 평탄한 구조에 비해 몇 배나 작은 면적에 구현이 가능하다.

<40> (제 2 실시예)

<41> 이하, 도 7을 참조하여 본 발명의 제 2 실시예에 따른 집적형 가변 인덕터를 상세히 설명한다. 제 1 실시예와의 차이점을 기준으로 설명하면, 인덕터(L1, L2)의 권수(turns)를 서로 다르게 구성할 수 있다.

<42> 제 2 실시예에서는 각 인덕터의 권수를 조절하여 인덕터(L2)의 인덕턴스를 조절함으로써 1개의 인덕터를 스위치를 이용하여 인덕턴스를 가변할 수 있는 폭을 증가시킬 수 있으며, 이러한 구조의 다른 이용으로는, 트랜지스터가 ON 상태 일때, 트랜지스터가 이상적인 스위치이면 전체 인덕턴스는 L1의 인덕턴스 값을 가지나, 실제로는 트랜지스터의 저항(R_{on})이 존재하게 되므로, 트랜지스터가 ON 상태에서 트랜지스터의 임피던스 보다 인덕터(L2)의 임피던스를 크게하기 위해 L2의 권수를 증가하도록 구성할 수도 있다.

<43> (제 3 실시예)

<44> 이하, 도 8을 참조하여 본 발명의 제 3 실시예인 서로 다른 3개의 층에 형성된 3개의 인덕터(35,37,38)를 이용한 적층형 가변 인덕터를 설명한다. 예컨대 6층, 4층 및 2층에 각각 금속층으로 인덕터를 형성하고, 단자(36)과 포트2에 제 1 스위칭 소자(39), 인덕터(37)와 인덕터(38)사이의 단자와 포트2에 제 2 스위칭 소자(40)를 접속한다.

<45> 이와 같은 실시예에서는, 스위치 S1(39) 및 S2(40)의 ON/OFF의 상태에 따라 3가지의 인덕턴스로 가변이 가능하다. 물론 동작시의 스위치의 ON/OFF시의 R_{on} 및 C_{off} 등을 고려해야함은 전술한 실시예의 경우와 마찬가지이다.

<46> (제 4-7 실시예)

<47> 또한, 도 9a 내지 도 9d에서는 제 3 실시예에 의한 적층형 가변 인덕터의 다른 변형을 도시하고 있는 도면들이다. 즉, 인덕터(L1,L2,L3)의 각 권수는 적어도 2개가 서로 다르게 구성될 수 있다. 제 4 실시예에서는 3개의 인덕터(L1,L2,L3) (51,53,54) 중에서 인덕터 L2(53)의 권수를 가장 많은 권수를 갖도록 하고, 다른 2개의 인덕터(L1,L2)의 권수는 동일한 권수를 갖도록 구성할 수 있다(도 9a 참조). 제 5 실시예에서는 3개의 인덕터(L1,L2,L3) 중에서 인덕터(L1)의 권수를 가장 많은 권수를 갖도록 하고, 다음으로 인덕터(L2), 다음으로 인덕터(L3)의 순으로 권수를 갖도록 구성할 수 있다(도 9b 참조). 제 6 실시예에서는 3개의 인덕터(L1,L2,L3) 중에서 인덕터(L1)와 인덕터(L3)의 권수를 가장 많은 권수를 갖도록 하고, 인덕터(L2)의 권수가 상기 2개의 권수 보다 작게 구성한다(도 9c 참조). 제 7 실시예에서는 3개의 인덕터(L1,L2,L3) 중에서 인덕터(L3)의 권수를 가장 많은 권수를 갖도록 하고, 다음으로 인덕터(L2), 다음으로 인덕터(L1)의 순으로 권수를 갖도록 구성할 수 있다(도 9d 참조).

<48> 이와 같이 높은 주파수까지 사용 가능한 인덕터를 위해서 도 9와 같이 인덕터 L1, L2, L3의 권수를 점차로 줄이거나 증가시킬 경우 각 층간의 상호 인덕턴스(mutual inductance) 또는 기생용량 성분을 줄일 수 있다.

<49> 한편, CMOS기술에서 통상적으로 적층 가능하다고 알려진 메탈 층수는 0.18 μm 기술이 6층, 0.15 μm 기술이 7층, 0.13 μm 기술이 8층이 정도이며, 이러한 경우 본 발명의 다양한 실시예들을 적용가능하다. 다만, 8층 메탈의 경우 각층의 권수는 3 내지 4회 이하가 되도록 하는 것이 바람직하고, 이렇게 구성할 경우 하나의 인덕터로서 4가지의 이상의 인덕턴스를 구성할 수 있게 된다.

<50> (제 8 실시예)

- <51> 또한, 도 10을 참조하면 본 발명의 제 8 실시예에서는 적층형 가변 인덕터의 스위칭 소자 (45) 및 (46)을 직렬로 구성한다. 예컨대 6층, 4층 및 2층에 각각 금속층으로 인덕터(41,43,44)를 형성하고, 단자(42)와 인덕터(L2)와 인덕터(L3)의 접속단자 사이에 제 1 스위칭 소자(45), 인덕터(L2)와 인덕터(L3)의 접속단자와 포트2 사이에 제 2 스위칭 소자(46)를 접속한다.
- <52> 한편, 인덕터(L1,L2,L3)의 각 권수는 적어도 2개가 서로 다르게 구성될 수 있다. 따라서, 예를 들어 도 9a 내지 도 9d의 권수를 제 8 실시예에 적용할 수 있음은 물론이다.
- <53> 한편, 사용되는 금속층의 수가 6층, 7층 및 8층 등으로 점점 증가되면 적층형 인덕터의 공진주파수도 높아져 본실시예의 적용가능성이 더욱 커진다. 따라서, 인덕터의 권수를 변화시켜 동작주파수에서 스위치의 임피던스 보다 크게 설계하는 방법도 가능하다.
- <54> 또한, 3층 이상의 적층형 인덕터를 사용하는 경우는 공진주파수(f_{res})가 2GHz 이하이므로, 2GHz 이상에 동작시키기 위해서는 전체 권수를 14회 이하로 설계하는 것이 바람직하다. 그러나, 6층 이상의 금속층을 이용하는 경우 기생 인덕턴스의 감소로 공진주파수(f_{res})가 증가하여 더 많은 권수의 인덕터를 이용할 수 있다.
- <55> 한편, 이와 같은 가변적이고 프로그램가능한 적층형 인덕터는 증폭기, 믹서, 드라이브 앰프 및 전력 증폭기등 모든 핵심블럭의 임피던스 정합에 적용이 가능하므로 그 적용범위가 광범위 하다. 또한, 복잡한 이중밴드/다중밴드용 RF 송/수신 블록을 하나의 블록으로 모두처리할 수 있으므로 간단하고 작은 칩면적으로 구현 가능하게 되는 등, 파급효과가 클 것이다.

<56> 이상, 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 본 발명은 이에 한정되지 않고, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

【발명의 효과】

- <57> 상술한 구성을 통하여, 본 발명은 적층된 인덕터와 스위치를 이용하여 인덕턴스를 가변하므로, 정합회로(matching circuit)에 적용할 경우, 이중밴드 혹은 다중밴드용 RF IC의 칩면적을 획기적으로 줄일 수 있다. 이중밴드 또는 삼중밴드용 RF IC회로는 각 주파수 대역에 따른 정합회로가 다르기 때문에 단일밴드 칩에 비해 2배 혹은 3배의 칩면적이 요구되는 실정이다.
- <58> 또한, 스위치의 제어신호에 따라서 설계된 정합회로 하나로 이중밴드 혹은 다중밴드에 적용 가능하므로, 프로그래머블(programmable), 재구성(re-configureable)형 RF IC설계가 가능하다.
- <59> 또한, 상술한 적층형 가변 인덕터를 전압제어발진기(voltage controlled oscillator)에 적용할 경우, 이중밴드 이상의 신호원을 하나의 회로에서 생성이 가능해 진다.

【특허청구범위】**【청구항 1】**

반도체 기판상에 $M(M \geq 2)$ 개의 금속층을 적층하여 제조하는 적층형 가변 인덕터에 있어서,

서로 다른 $N(N \leq M)$ 개의 금속층에 형성되어, 연속적으로 직렬 접속되어 있는 제 1 내지 제 N 인덕터;

상기 제 1 내지 제 N 인덕터 중 최상층의 인덕터와 최하층의 인덕터 각각에 접속된 제 1 및 제 2 포트; 및

적어도 하나의 스위칭 소자를 포함하여 구성되되,

상기 적어도 하나의 스위칭 소자의 일단자는 상기 포트 중 하나와 연결되고, 타단자는 상기 제 1 내지 제 N 인덕터 사이의 이웃하는 직렬 접속 단자들 중 하나에 연결되는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 2】

제 1 항에 있어서, 상기 적층된 금속층은 CMOS 기술을 이용하여 적층하고, 상기 스위칭 소자는 MOSFET인 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 3】

제 1 항에 있어서, 상기 N 은 2 이상 4 미만인 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 4】

제 1 항에 있어서, 상기 제 1 내지 제 N 인덕터 중 적어도 어느 2개의 인덕터의 권수를 서로 각각 다르게 구성하는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 5】

제 1 항에 있어서, 상기 스위칭 소자의 ON/OFF를 통하여 직렬 연결된 상기 제 1 내지 제 N 인덕터 전체의 인덕턴스가 가변되도록 구성하는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 6】

제 1 항에 있어서, 상기 제 1 내지 제 N 인덕터의 권수 각각은 기판하부에서 상부 방향으로 점차로 감소하거나, 점차로 증가시키는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 7】

제 1 항에 있어서, 상기 M은 3이상이고, 상기 N은 3인 경우, 스위칭 소자는 제 1 스위칭 소자 및 제 2 스위칭 소자로 구성하되,

상기 제 1 스위칭 소자의 일단자는 상기 포트 중 하나와 연결되고, 타단자는 상기 제 1 과 제 2 인덕터 사이의 직렬 접속 단자에 접속되고,

상기 제 2 스위칭 소자의 일단자는 상기 제 1 스위칭 소자가 연결된 상기 포트와 연결되고, 타단자는 상기 제 2 과 제 3 인덕터 사이의 직렬 접속 단자에 접속되는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 8】

제 1 항에 있어서, 상기 M은 3이상이고, 상기 N은 3인 경우, 스위칭 소자는 제 1 스위칭 소자 및 제 2 스위칭 소자로 구성하되,

상기 제 1 스위칭 소자의 일단자는 상기 포트 중 하나와 연결되고, 타단자는 상기 제 1 과 제 2 인덕터 사이의 직렬 접속 단자에 접속되고,

상기 제 2 스위칭 소자의 일단자는 상기 제 1 과 제 2 인덕터 사이의 직렬 접속 단자에 접속되고, 타단자는 상기 제 2 과 제 3 인덕터 사이의 직렬 접속 단자에 접속되는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 9】

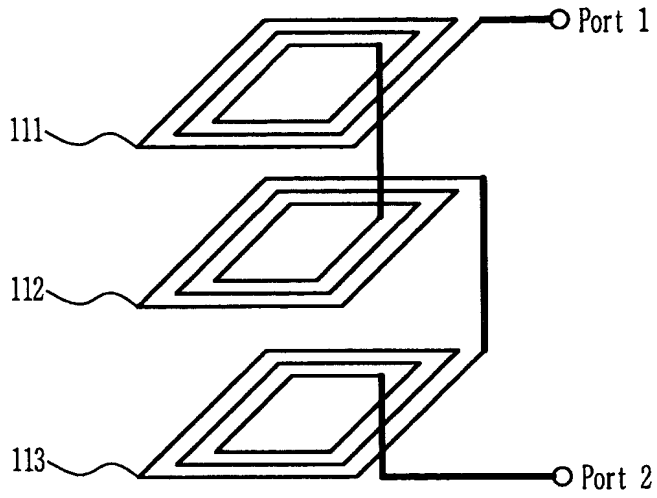
제 1 항에 있어서, 상기 적층형 가변 인덕터에는 900MHz, 1.5GHz, 1.9 GHz, 2.4 GHz 및 5.2GHz 중 적어도 2개의 밴드를 포함하는 다중밴드용 신호가 입력되는 것을 특징으로 하는 적층형 가변 인덕터.

【청구항 10】

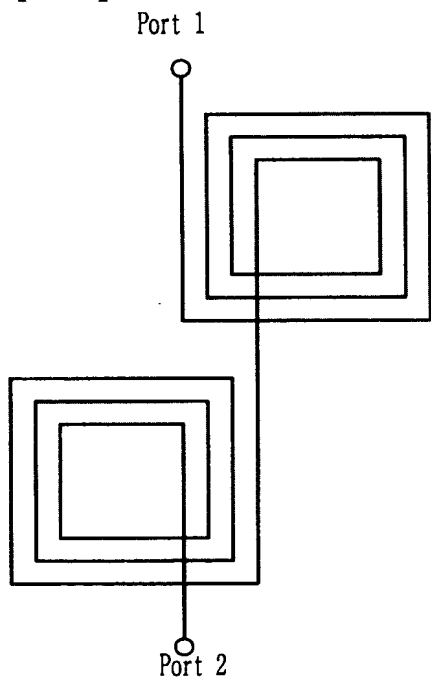
제 1 항에 있어서, 상기 적층형 가변 인덕터는 2GHz 이상의 동작 주파수에서 동작하는 것을 특징으로 하는 적층형 가변 인덕터.

【도면】

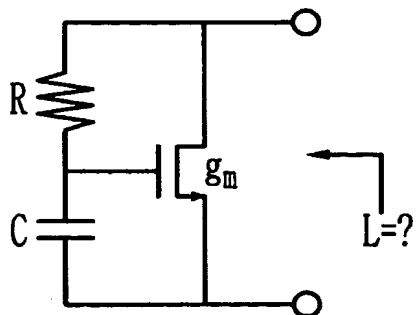
【도 1】



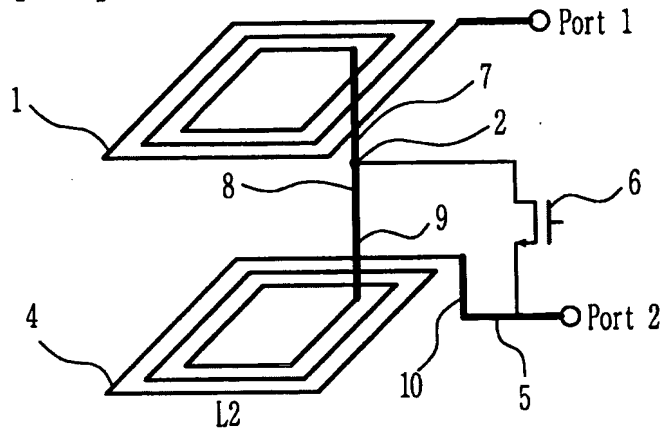
【도 2】



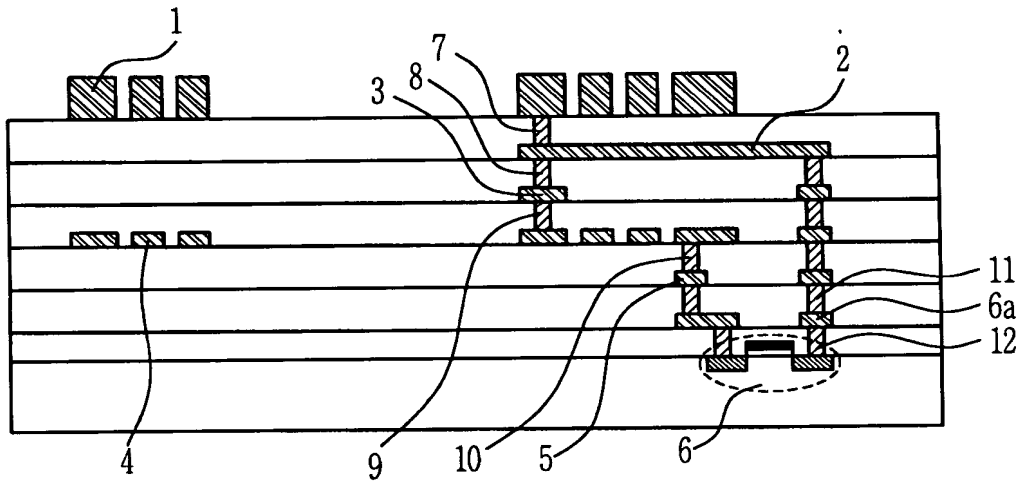
【도 3】



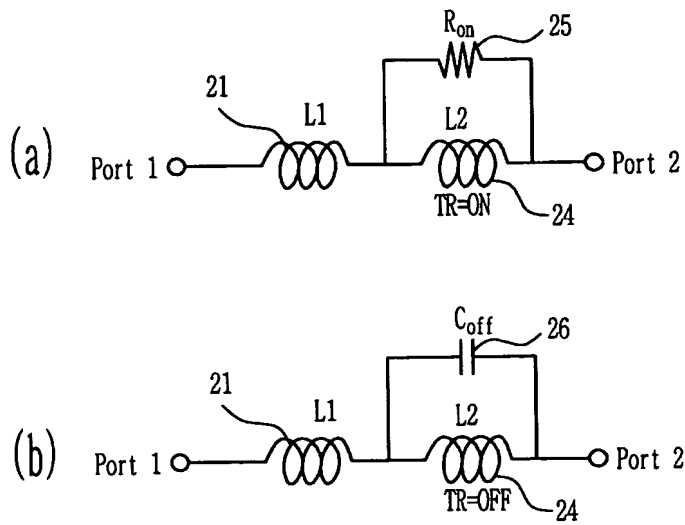
【도 4】



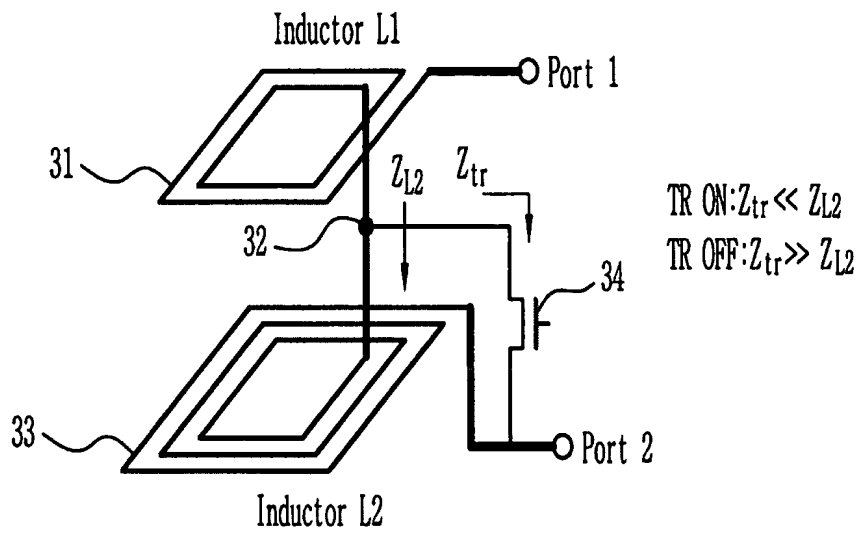
【도 5】



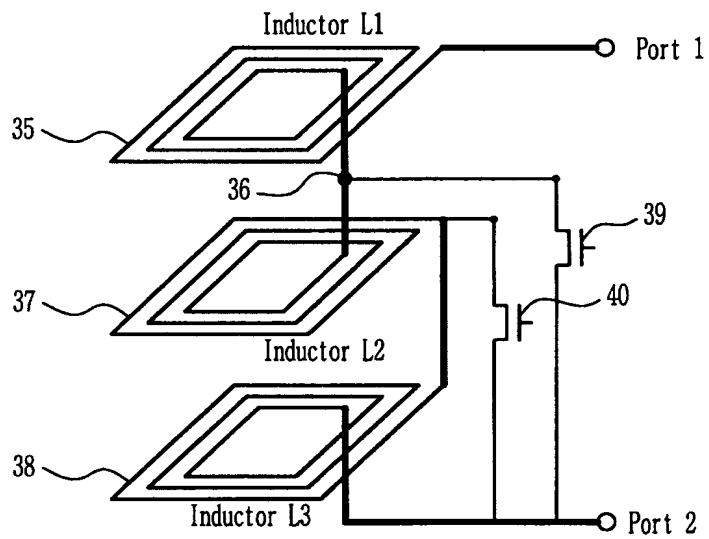
【도 6】



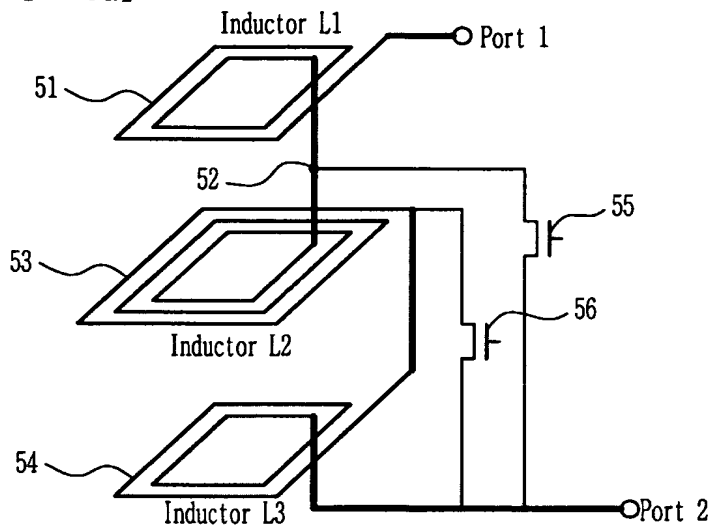
【도 7】



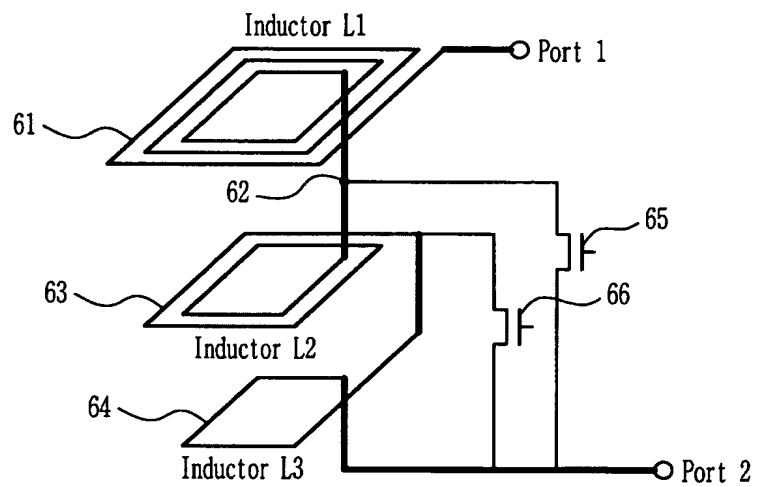
【도 8】



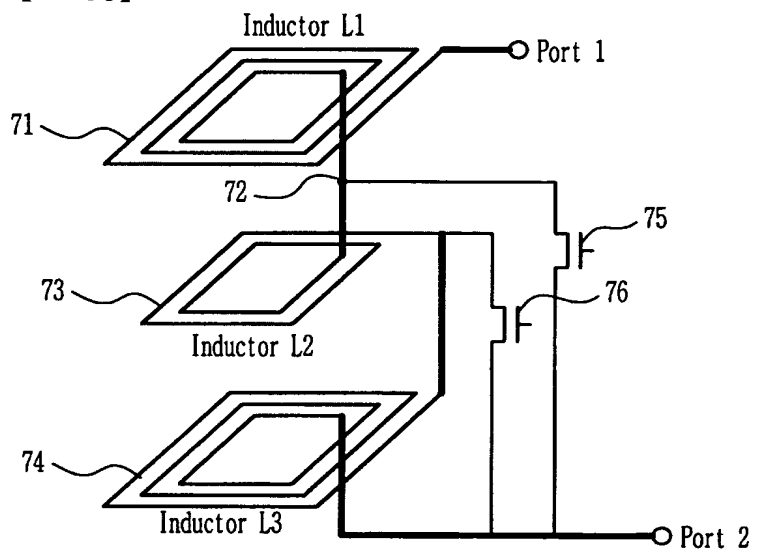
【도 9a】



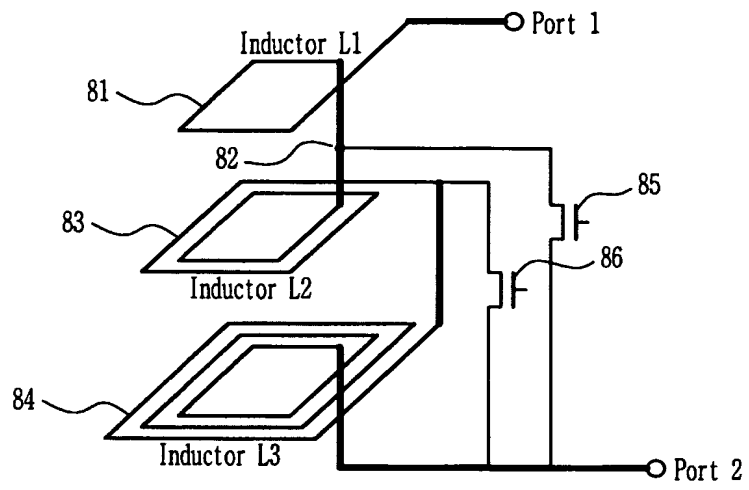
【도 9b】



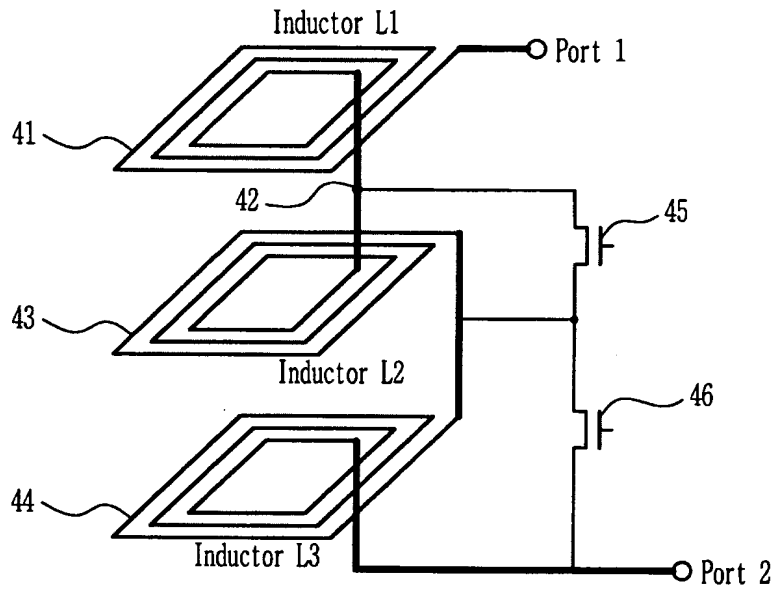
【도 9c】



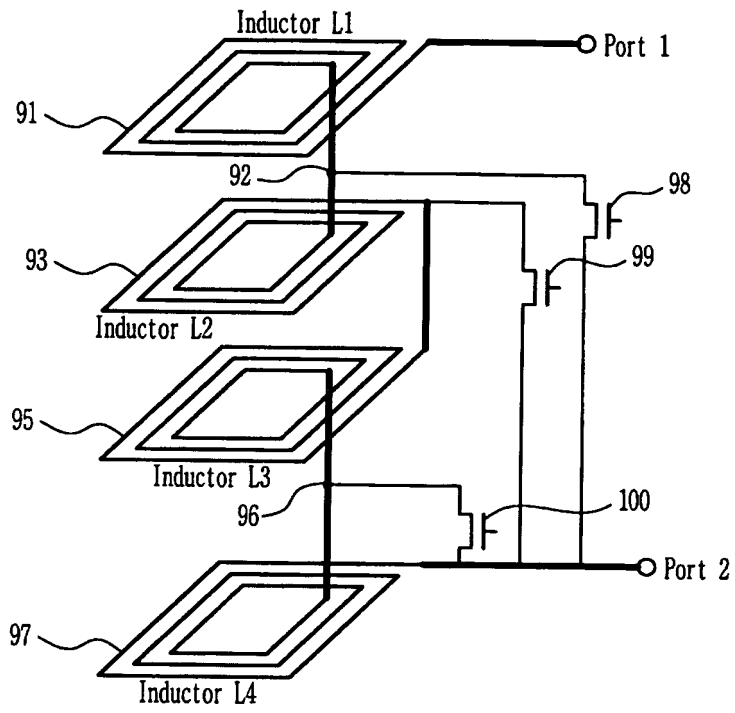
【도 9d】



【도 10】



【도 11】



【도 12】

